



令和3年12月9日

報道機関 各位

東北大学材料科学高等研究所(WPI-AIMR)  
東北大学電気通信研究所  
東北大学スピントロニクス学術連携研究教育センター  
東北大学先端スピントロニクス研究開発センター  
東北大学国際集積エレクトロニクス研究開発センター  
科学技術振興機構(JST)

## オンゲストローム世代半導体製造技術での 磁気抵抗メモリ基盤技術を確立

～直径5ナノメートル以下の磁気トンネル接合素子で高速動作を実証～

### 【発表のポイント】

- 磁気抵抗メモリで記憶を担う磁気トンネル接合素子の高速動作を特徴づけ、時定数を制御できる新構造を提案
- 直径5ナノメートル以下の素子で10ナノ秒以下の高速書き込み動作を実証
- オンゲストローム世代半導体製造技術での磁気抵抗メモリ基盤技術を確立

### 【概要】

DX およびカーボンニュートラル(脱炭素)社会の実現に必要な半導体の分野では熾烈な技術競争が行われています。なかでも、スピントロニクス技術を利用した不揮発性メモリであるスピン移行トルク磁気抵抗メモリ(STT-MRAM)並びにそれを混載メモリに適応した省電力ロジックは、半導体集積回路の大幅な低消費電力化をもたらすと期待され、特に注目されています。しかし、将来の微細世代技術に適用して社会実装を促進するためには、記憶素子の微細化と加えて高速動作に関する性能の向上が求められていました。

東北大学材料科学高等研究所の陣内佛霖助教、電気通信研究所の五十嵐純太学術研究員、深見俊輔教授、大野英男教授(現総長)らは、高速書き込み動作を特徴づける時定数を制御できる磁気トンネル接合(MTJ)(STT-MRAMの情報記憶素子)の構造を提案し、5ナノメートル以下の直径を有するMTJ素子で3.5ナノ秒までの高速書き込み動作を実証しました。これは、STT-MRAMが将来のオンゲストローム世代半導体製造技術<sup>[注]</sup>でのSRAMや高速DRAMの代替として使えることを示す重要な成果です。本研究により、超大容量・低消費電力・高性能不揮発性メモリ、およびそれを用いた超高性能・低消費電力半導体集積回路の開発が加速することが期待されます。

本研究成果は、2021年12月11-15日(米国時間)に米国サンフランシスコで開催される、半導体素子に関する世界で最も影響力のある学術会議、「米国電子情報学会(IEEE)主催の国際電子デバイス会議(International Electron Devices Meeting)」で発表されます。

## 【詳細な説明】

### 背景

昨今の社会的背景から注目を集めている半導体は、DX およびカーボンニュートラル(脱炭素)社会を実現する上で重要な役割を担っています。現在 5 ナノメートル世代最先端半導体製造技術による製品がスマートフォンや PC に搭載されています。一方で SRAM や DRAM といった揮発性メモリを、電源を切っても情報が保持される不揮発性メモリで置き換えることで、半導体集積回路のさらなる低消費電力化の実現が可能となります。特にスピントロニクス技術を利用した不揮発性メモリであるスピン移行トルク磁気抵抗メモリ(STT-MRAM)は、Intel、TSMC や Samsung などの大手半導体デバイスメーカーにより活発に開発が進められ、現時点では 22/28 ナノメートル世代半導体製造技術で量産・製品化され、14/16 ナノメートル世代半導体向けの技術開発も進んでいます。

STT-MRAM の情報記憶を担いその性能を決めるのが磁気トンネル接合(MTJ)素子です。MTJ 素子は、用途に応じてデータ書き込み・保持特性が設計されます。ひとつは、長期間(10年以上)のデータ保持が可能なフラッシュ代替用途、もうひとつは高速(数ナノ秒)動作が可能な SRAM 代替用途です[図 1]。また半導体微細化とともに MTJ 素子自体の微細化も求められ、最先端の 5 ナノメートル世代そして将来のオンゲストローム世代の半導体製造技術には直径 10 ナノメートル以下の極微細 MTJ 素子が必要とされています(現在の MTJ 素子直径は 30 ナノメートル以上)。

現在大手半導体デバイスメーカーによって開発が進められている MTJ 素子は、2010 年に大野英男教授(現総長)が率いる東北大学の研究グループが開発した、CoFeB/MgO 界面の垂直磁気異方性を利用した MTJ 素子技術が基になっています。しかしこの構造では、MTJ 素子の微細化に伴ってデータ保持特性の維持ができないため、直径 10 ナノメートルを下回る極微細領域での MTJ 素子開発は困難でした。このような背景から同グループは 2018 年に、情報を記憶する層である CoFeB の膜厚を直径よりも十分に厚くすることで有効に働く形状磁気異方性を利用した MTJ 素子(形状磁気異方性 MTJ 素子)を提案し、2020 年に直径 10 ナノメートル以下の極微細領域で車載応用にも適用可能な十分に高いデータ保持特性ならびに 10 ナノ秒までの高速書き込みを実証しました。一方で膜厚が厚い形状磁気異方性 MTJ 素子では、ラストレブルキャッシュ用 SRAM に匹敵する 10 ナノ秒よりも高速な(数ナノ秒の)データ書き込みの実現が課題として残っていました。

### 研究内容

今回、同研究グループは、高速動作を重視した素子構造にすることで、直径 5 ナノメートル以下の MTJ 素子で 10 ナノ秒以下の高速動作を実現しました。今回開発した MTJ 素子の特徴は、2020 年提案の形状磁気異方性 MTJ 素子と補完し合っており、用途に応じてそれぞれの MTJ 素子を使い分けることが可能となります[図 1]。

数ナノ秒(歳差)領域の高速磁化反転(データ書き込み)では、熱ゆらぎによる助けなく磁化が反転しなければならず、印加電圧のパルス幅が短くなるほど反転電圧が増加します。この歳差領域での反転電圧増加を抑えるには、高速磁化反転動作を特徴づける時定数である緩和時間を制御する(短くする)ことが必要となります。これには、MTJ 素子の CoFeB 層の膜厚を

薄くしながら磁気異方性を大きくすることが必要になります。これを実現するために、CoFeB/MgO 界面の数を増やし界面磁気異方性の寄与を大きくしながら CoFeB 層の膜厚を薄くした積層磁性体構造を開発しました[図 2]。極微細領域では積層磁性体が、古典的電磁気学的な効果である静磁気的な相互作用により結合しているため、MgO 挿入層で隔てられた CoFeB 層がひとつの記録層として振る舞うことが同グループの以前の研究から明らかになっています。この構造を適用した MTJ 素子を実際に作製したところ、世界最小の直径 2.0 ナノメートル(20 オングストローム)までの極微細 MTJ 素子の動作を確認しました。また MTJ 構造を変化させることで直径 5 ナノメートル以下の MTJ 素子で歳差領域の反転電圧増大を抑制しながら 10 ナノ秒以下の高速書き込みを実現しました[図 3]。これは、STT-MRAM が将来のオングストローム世代の半導体製造技術でも SRAM や比較的高速な DRAM の代替としても使えることを示す重要な成果です。

### 成果の意義と今後の展望

積層磁性層構造は、極微細領域で静磁気的に磁性層が結合するため、縦方向の膜構造の設計自由度を有します。したがってフラッシュ型や SRAM 型 STT-MRAM など用途に応じた MTJ 素子構造の設計ができます。また特性制御は現在主流の CoFeB/MgO 材料で実現できるため、大手半導体デバイスメーカーの既存設備でもこれらの MTJ 構造が製造可能です。本研究により、極微細領域での MTJ 素子技術の設計指針が示され、STT-MRAM 基盤技術が確立されました。これは、STT-MRAM が将来のオングストローム世代最先端半導体製造技術で車載応用から IoT/AI までの幅広い用途への展開が可能であることを示しており、高性能・低消費電力半導体集積回路の社会実装が加速されカーボンニュートラル社会の実現に貢献することが期待されます。

また本研究の MTJ 素子のすべての作製工程は、同グループが有する微細加工技術を駆使して、東北大学電気通信研究所附属ナノ・スピンの実験施設で行われました。直径一桁ナノメートル極微細 MTJ 素子の作製に成功している研究機関は世界でも数少なく、世界に先駆けてオングストローム世代半導体製造技術に必要な不可欠である極微細 MTJ 素子技術の研究開発指針を示すことでその技術開発が加速されることが期待されます。

本研究は科学技術振興機構 (JST) 産学共創プラットフォーム共同研究推進プログラム (OPERA)「世界の知を呼び込む IT・輸送システム融合型エレクトロニクス技術の創出:領域統括 東北大学 遠藤 哲郎」、日本学術振興会 (JSPS) 科学研究費助成事業などの支援により行われました。

【図面】

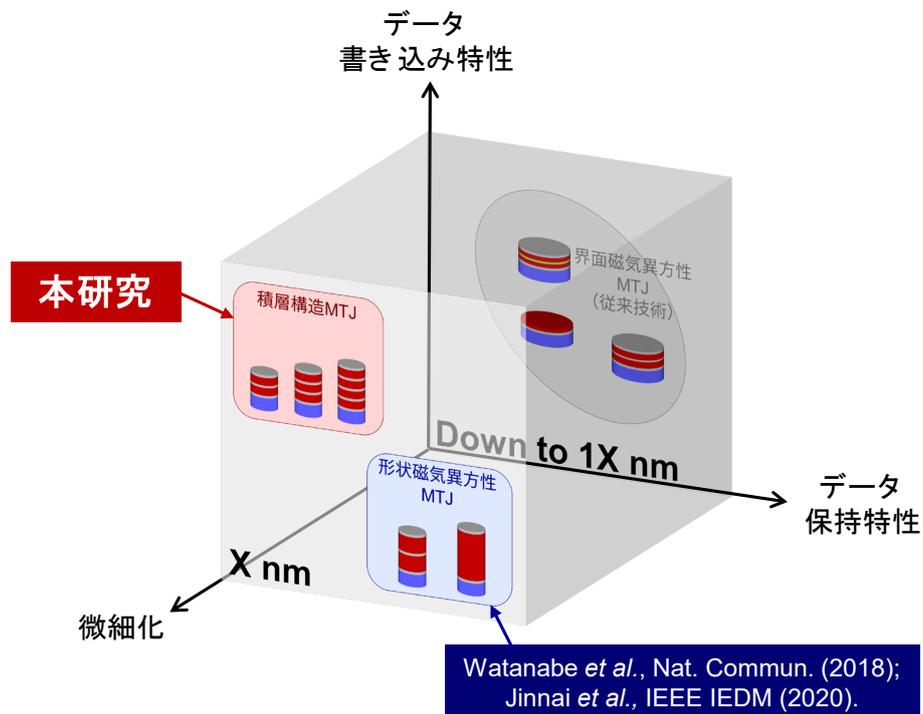


図1) MTJ 素子は用途によってデータ書き込み・保持特性の仕様が決まる。同時に、シリコン半導体素子と集積化されるため、MTJ 素子の微細化も必須となっている。直径十数ナノメートルまでの MTJ 素子技術はすでに量産開発が進められている。直径一桁ナノメートル(5 ナノメートル以下)の MTJ 素子技術では、東北大グループから車載応用に適用可能な高データ保持性能を有する素子の動作が実証されている[1,2]。本研究は、SRAM 置き換えを視野にいれた高速動作可能な直径 5 ナノメートル以下の MTJ 素子を開発した。[1] K. Watanabe *et al.*, Nature Communications **9**, 663 (2018). [2] B. Jinnai *et al.*, IEEE IEDM, 24.6.1(2020).

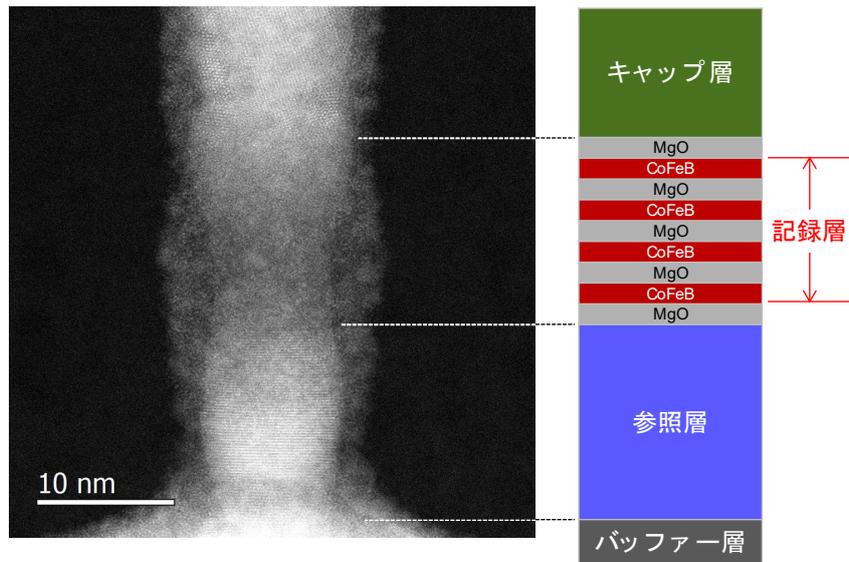


図 2) 本研究で作製した積層磁性層構造を有する MTJ の透過型電子顕微鏡(TEM) 像とその膜構造。CoFeB/MgO 層を複数回(図では 4 回)積層することで界面磁気異方性を増大。

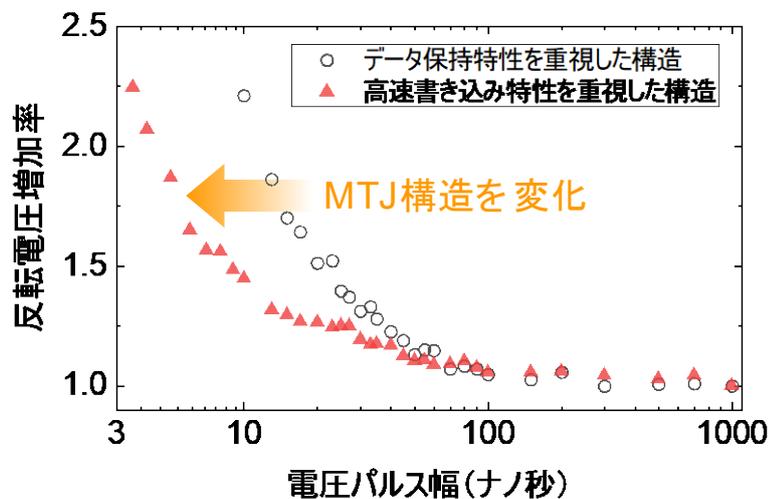


図 3) 高速書き込み特性とデータ保持特性をそれぞれ重視した構造における反転電圧増加率の電圧パルス幅依存性。反転電圧増加率は 1 マイクロ秒での反転電圧で規格化した反転電圧。構造を変化させることで、直径 5 ナノメートル以下の素子で電圧パルス幅 10 ナノ秒以下の歳差領域での反転電圧の増大を抑制。

## 【用語解説】

### [注] オングストローム世代半導体製造技術

半導体集積回路はその構成要素となる電界効果トランジスタのサイズや配線のピッチを縮小することで性能が向上する。トランジスタのサイズや配線のピッチの特徴的な長さスケールで半導体製造技術の世代（例：45 ナノメートル世代、32 ナノメートル世代、22 ナノメートル世代、…）が定義され、18 ヶ月毎に集積度が 2 倍になるというムーアの法則に従って微細化が進められてきた。ただし現在ではトランジスタや配線ピッチの物理的な長さと技術世代は必ずしも対応はしていない。現在 5 ナノメートル世代の半導体製造技術による製品が販売され、3 ナノメートル世代の研究開発が進んでいる。

オングストロームとは、0.1 ナノメートル（100 億分の 1 メートル）を表す長さの単位。オングストローム世代の半導体製造技術は、3 ナノメートルなどの一桁ナノメートル世代以降の半導体製造技術になる。

## 【論文情報】

Title:	“Fast Switching Down to 3.5 ns in Sub-5-nm Magnetic Tunnel Junctions Achieved by Engineering Relaxation Time” (緩和時間制御によるサブ 5 ナノメートル磁気トンネル接合での 3.5 ナノ秒までの高速磁化反転)
Authors:	Butsurin Jinnai*, Junta Igarashi*, Takanobu Shinoda, Kyota Watanabe, Shunsuke Fukami, and Hideo Ohno (*: 共同筆頭著者)
Conference:	IEEE International Electron Devices Meeting (IEDM)
DOI:	国際会議なので DOI なし

### 問い合わせ先

- 研究に関すること  
東北大学電気通信研究所  
教授 深見 俊輔  
電話 022-217-5555  
E-mail s-fukami@riec.tohoku.ac.jp
- OPERA プロジェクトに関すること  
東北大学国際集積エレクトロニクス研究開発センター  
センター長・教授 遠藤 哲郎  
電話 022-796-3410
- JST 事業に関すること  
科学技術振興機構 イノベーション拠点推進部  
OPERA グループ  
伊藤 哲也  
電話 03-6272-3816  
E-mail opera@jst.go.jp
- 報道に関すること  
東北大学材料科学高等研究所 広報戦略室  
電話 022-217-6146  
E-mail aimr-outreach@grp.tohoku.ac.jp  
  
科学技術振興機構 広報課  
電話 03-5214-8404  
E-mail jstkoho@jst.go.jp